第1章 装置間通信や民生機器へ広がるPCI Express

―― 拡張仕様やGen2に関するSIGの取り組みと将来動向

中村正澄

PCI Expressはパソコンやサーバの市場で採用されつつあるが，高速なデータ転送速度という特徴から映像機器分野や車載機器分野への普及も期待されている．高性能プリンタなどではすでに採用された例もある．ここでは，PCI Expressの普及状況や今後の動向を説明する．また，Gen2と呼ばれる次世代の仕様についても言及する．（編集部）

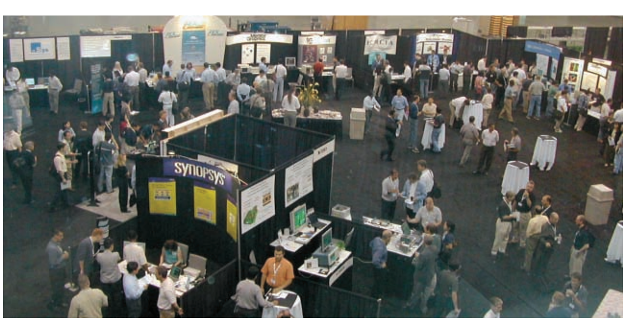
本誌2003年1月号でPCI Expressに関する記事を書いてから2年がたちました(3)．当時は強気に，「PCI Expressが次世代標準I/Oになる」と言い切ったものの，後で心配になったものでした．

現状はどうかというと，まずPCI Expressに対応した開発ツールが発表されました．次にASICベンダから対応製品が急速に立ち上がり，EDAツールの対応もスムーズに進みました．今もグラフィックス・カードやネットワーク機器がけん引する形で，I/Oアダプタの発表が続いています（**写真1**，**写真2**）．

パソコンやサーバの市場だけでなく，PCI Expressは今後組み込みシステムの分野への拡大が予想されています．筆者は専門外ですが，PCI Express関連のセミナなどでは自動車業界や映像機器分野の方から真剣な質問を受けることがあります．映像分野では高精細画像への対応が急務であり，広帯域の解決策を探しているのだろうと推察しています．そのほかにも，ハイエンドのプリンタやストレージ装置などで広帯域の内部バスとしてPCI Expressを採用したという話を耳にします．ASICベンダの対応も十分に整ってきたので，さらに民生機器への採用が進むのではないかと予想しています．

● I/Oだけでなくメモリ・バスもシリアルへ

PCI Expressに限らず，既存のパラレル・バスをシリアル転送にすることで広帯域を実現する手法が現在のトレンドになっており，数々の標準仕様がシリアル転送へ移行しています（**表1**）．Serial ATAやSerial Attached SCSI，USB 2.0などの主要I/Oバスに加えて，FB-DIMM（full buffered-dual inline memory module）といったメモリ・



出典：PCI-SIG

写真1　PCI-SIG Developers Conference 2005のようす

2005年6月6日～7日に米国カリフォルニア州San Joseで開催された「PCI-SIG Developers Conference 2005」における展示会場のようす．本会議では，従来のPCI/PCI-Xのほか，PCI Expressに関するさまざまなプレゼンテーションが行われた．来場者は500名以上．

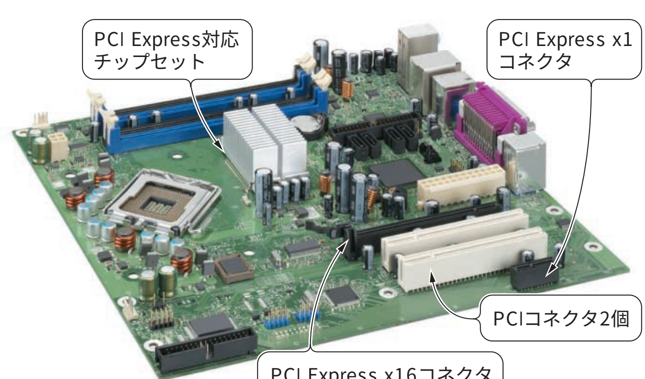


写真2　PCI Express対応製品

米国Intel社製「インテル デスクトップ・ボード D945GCE」．

表1 シリアル・バス規格の例

インターフェース規格	用　途	最大データ転送速度	備　考
Serial ATA (SATA)	ストレージ・インターフェース	1.0a：1.5Gbps	8b/10b符号化方式採用
		2.0：3.0Gbps	
		Gen3：6.0Gbps	
Serial Attached SCSI (SAS)	ストレージ・インターフェース	SATAと物理層互換	
USB	周辺機器汎用インターフェース	1.1：12Mbps	
		2.0：480Mbps	
InfiniBand	筐体間I/Oインターフェース	1.0a：2.5Gbps	
10G Ethernet (802.3ae)	LAN	10Gbps	64b/66b符号化方式採用
PCI Express	汎用I/O	1.x：2.5Gbps	8b/10b符号化方式採用 ACカップリング
		2.x：5.0Gbps	
FB-DIMM	メモリ・バス	3.2G/4.0G/4.8Gbps	DCカップリング

バスのシリアル規格も登場しています．FB-DIMMはメモリ・バスなので例外ですが，どのバスも既存のパラレル・バス規格の物理層をシリアルに対応させつつ，従来のソフトウェアとの互換性を保っています．

技術面での共通の傾向としては，エンベデッド・クロックや8b/10b符号化，CRC (cyclic redundancy code)，複数レーンへの対応などが挙げられます．

どの規格も順調に普及しており，Serial ATAはデスクトップ・パソコンにおける需要がけん引する形で，サーバへと採用が広がっています．今後，第2世代 (Serial ATA Gen2) への移行や，同じ物理層を使用するSerial Attached SCSIの登場により，ストレージ･インターフェースのシリアル化が完全に確立すると思われます．ハード・ディスク搭載ビデオ・レコーダやカー・ナビゲーション・システムなど，ストレージ機器の市場が拡大を続けていることに加えて，ホットプラグなどの新しい機能を使った応用も増えてきました．こうした需要に合わせて，コネクタの種類も増えてくるもようです．選択肢が増えることは良いことなのですが，最適な仕様の選定に悩むことになるかもしれません．

メモリ・バスのシリアル化で注目されるFB-DIMMは，2006年初頭に対応製品の立ち上がりが予定されています．FB-DIMMは，DDR-II DRAMの種類によって，3.2Gbps (DDR SDRAMのデータ転送速度が533Mbps)，4.0Gbps (同666Mbps)，4.8Gbps (同800Mbps) などが規定されています (4.8Gbps以上はFB-DIMM 2となる)．

1 基本アーキテクチャのおさらい

現在のPCI Expressの最新仕様バージョンは1.1ですが，市場に出ている製品のほとんどは前のバージョンの1.0aに対応しています (2005年11月中旬現在)．

● 既存の仕様をベースに性能向上を目ざす

PCI Expressは，図1に示すような階層アーキテクチャを採用しています．物理層は，最小転送単位であるパケットの送受信，システムの初期化やコンフィグレーションを規定しています．データリンク層はCRCやパケット損失，エラー時の再送信などを，またトランザクション層は送受

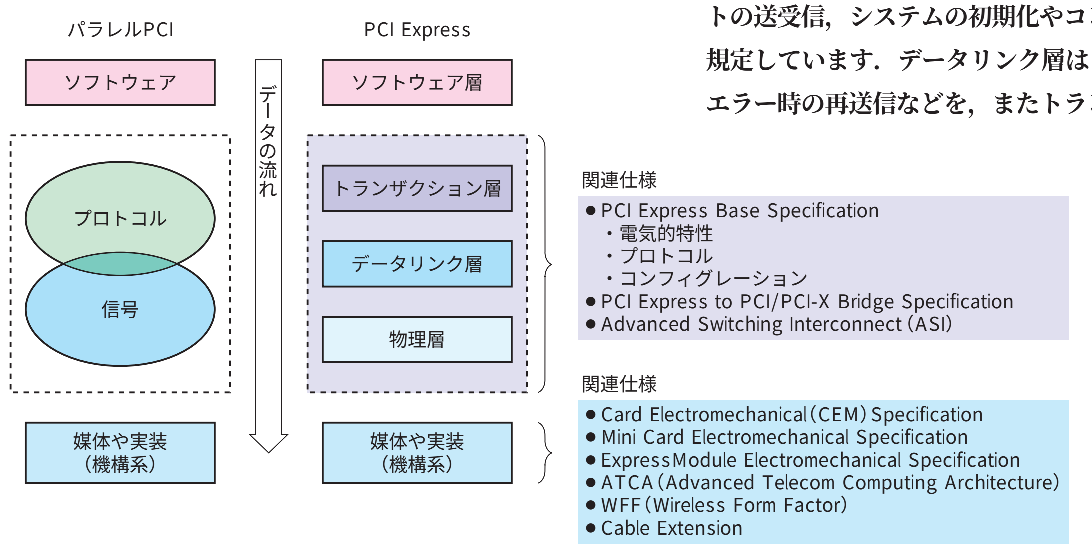


図1 階層アーキテクチャ
PCI Expressは，階層アーキテクチャを採用している．これによって，層単位のアップグレードが可能になる．また，フロー制御は各層で行える．

信メッセージや割り込みなどを規定しています．なお，割り込みはパラレルPCIと同じMSI(message signal interrupt)を使用します．

階層アーキテクチャの利点は，層単位のアップグレードが可能なことです．例えば，物理層で新たな変更を行っても，データリンク層やソフトウェア層に影響を与えることがありません．次期仕様(Gen2)では，この物理層を5.0Gbpsに変更することが決まっています．トランザクション層などにも追加が入ると思われますが，従来のPCI Express 1.xと互換性を保ちつつ実現する方針です．

ソフトウェア層は，既存のパラレルPCIバスと互換性を保った「ロード・ストア・アーキテクチャ(プロセッサが直接I/Oレジスタにアクセスする構成)」を継承しています(**図2**)．ソフトウェアについてはパラレルPCIと互換性を保っていると言われていますが，「パラレルPCIで培った開発技術をそのまま応用できる仕様」と考えるべきでしょう．PCI Expressの新しい機能が不要であればPCIのソフトウェアをそのまま使用できますが，PCI Expressで拡張された新しい機能を使用したければPCI Express拡張空間にアクセスする必要があります．

● 必要に応じてバンド幅を拡張できる物理層

PCI Expressにおいて，今までのパラレルPCIから変わったいちばん大きな点は物理層です(**図3**)．信号は，片方向2.5Gbpsのデータ転送能力があります．また，0.8Vという低電圧の差動信号を採用し，デバイス間をポイント・ツー・ポイント(1対1)接続します．双方向の差動信号で構成される1組を「レーン」と呼びます．このレーンを必要に応じて増やすことができるので，拡張性を備えたバンド幅を提供します．レーンを複数(または1組)束ねたものを「リンク」と呼びますが，仕様ではx32リンク(32組のレーン)まで拡張できると規定されています(**図4**)．

現在，主流となっているスロットはx1とx16ですが，チップ間接続でx4，x8を使用した製品も多く見受けられます．今後，サーバ分野ではx8が主流になるとされています．

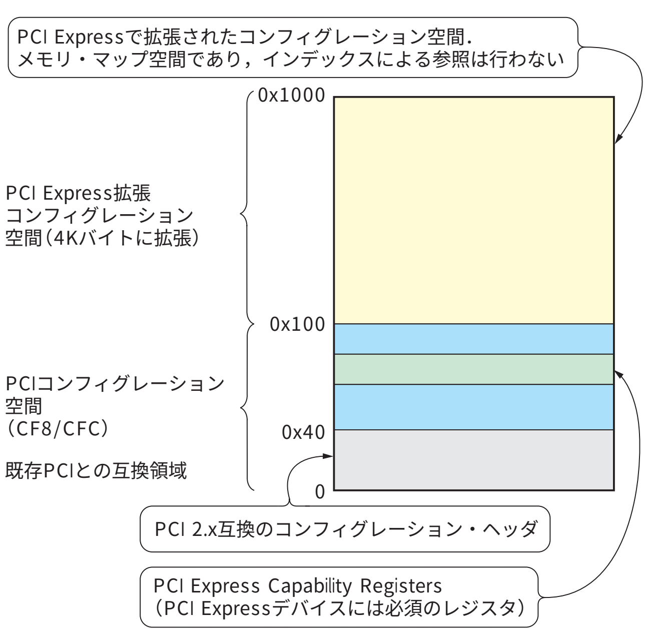


図2　コンフィグレーション空間

PCI Expressでは，従来の256バイトから4Kバイトにコンフィグレーション空間が拡張された．

● 最新仕様ではコンプライアンス・テストの変更に注意

ここで，最新仕様であるPCI Express 1.1(以下，Rev.1.1)について少し触れておきます．

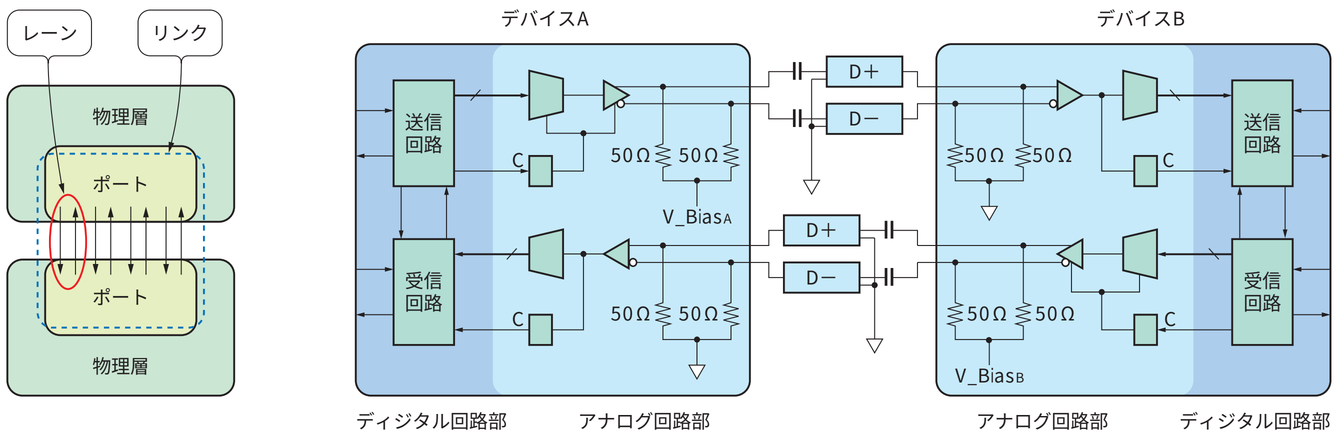
PCI-SIG(PCI Special Interest Group)は，Rev.1.1をRev.1.0aのマイナ・アップデートと位置づけています．Rev.1.0aではあいまいだった記述やまちがい(errata)を修正したもので，Rev.1.0aからは大きく変更していないとPCI-SIGは言っています．しかし，これにはいろいろな意見があるようです．

例えば，コンプライアンス・テストの規定が大きく変わり，ジッタの計測方法が厳しくなっています．ジッタをより厳しく測定する方針に変わったため，トータル・ジッタ(Tj)をデタミニスティック・ジッタ(Dj)とランダム・ジッタ(Rj)に分けて，それぞれについて規定を設けました．また，システム・カードとアドイン・カードに関する規定「Card Electromechanical(CEM) Specification」では，リファレンス・クロックのジッタが規定されました．コンプライアンス・テストの詳細については，参考文献(4)を参照してください．

なお，最新仕様はRev.1.1になりましたが，このバージョンに対応したコンプライアンス・テストが始まるのは2006年からの予定です．約3ヵ月の重複期間を経て，Rev.1.0aからRev.1.1へ移行するものと思われます．

2 PCI Express拡張仕様への動き

現在，PCI Expressはほかの標準インターフェース規格と異なった動きをみせています．いくつものワーキング・



（a）x4リンクの例　　（b）物理層の例

図3　PCI Expressの物理層

リンクは，1レーンで構成されるx1（バイ・ワンと読む），2レーンで構成されるx2，同じようにx4，x8，x16，x32が規定されている．

グループが作られ，拡張仕様の検討が行われています．これは，「PCI Expressの仕様が使いものにならないので，拡張仕様でもっと品質を上げよう」というのではありません．例えば，PCI Expressの物理層を利用して，通信分野に適したASI（Advanced Switching Interconnect）という拡張仕様が策定されています．このように，あくまでもPCI Express仕様を基本として追加・修正を行いながら新たなニーズにこたえようという動きです．このような仕様を「コンパニオン・スペック」と呼んでいます．

PCI-SIGでは，仕様のドラフトをワーキング・グループで作成します．PCI Expressも「Arapahoe（アラパホ）」というプロジェクト名で，PCI-SIGのワーキング・グループから生まれました．現在もさまざまなワーキング・グループが存在し，次世代のPCI Expressに照準を合わせて仕様公開を目指しています．

以下に，その中の興味深い内容をご紹介します．

● I/O仮想化に関する標準仕様を策定中

2005年，筆者ら（米国Intel社）はプロセッサの仮想化技術「インテル バーチャライゼーション・テクノロジ（VT）」を発表しました．米国IBM社はすでにPower4プロセッサから仮想化技術を実装しています．また，米国AMD社も仮想化技術を発表したので，2006年は主要なプロセッサで仮想化技術が開花するものと思われます．

しかし，プロセッサだけが仮想化されてもシステムとしては不十分で，I/Oの仮想化（IOV：I/O virtualization）も必要です．現在，I/Oの仮想化について標準仕様という

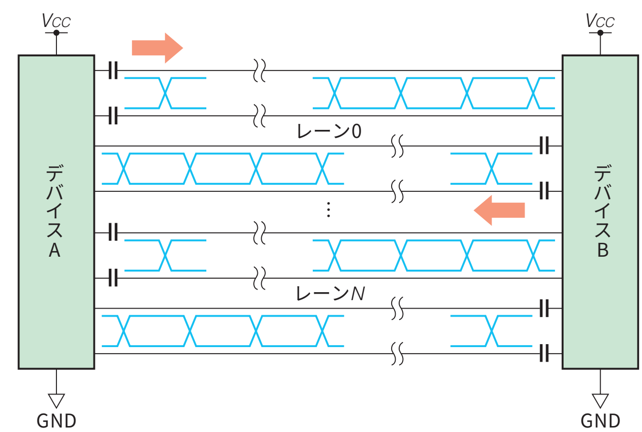


図4　バンド幅に拡張性を持たせるしくみ

片方向2.5Gbpsのレーンは，ポイント・ツー・ポイントの差動信号で構成されている．PCI Expressは，レーンの数を増やすことで必要なバンド幅を容易に得ることのできる拡張性を備えたインターフェース規格である．

ものはありませんが，各プロセッサやプラットホームに合わせた，標準化による開発投資の低減を求める声が高まり，現在ワーキング・グループでドラフトを作成しています．

策定中の仕様は，ハードウェアを用いてI/Oの共有化と仮想化を行うことを目的に作成されています（図5）．共有化とは，仮想化された複数のOSがI/Oを共有するための技術です．共有化によって生じるオーバヘッドをハードウェアによって軽減するための仕様を策定しているわけです．

この仕様は，単純にI/Oデバイスを仮想化するだけでなく，マルチホストも視野に入れています．マルチホストとは，PCI Expressスイッチで接続された複数のプロセッサ・ノードがI/Oの共有やマッピングを行うことを可能にする技術です．

● サーバ向けの拡張仕様「Expressモジュール」

Expressモジュールは，SIOM（Server I/O Module）としてワーキング・グループで仕様の策定が行われていました．2005年にExpressModule specification 1.0がPCI-SIGから公式発表され，ワーキング・グループの活動は終わりました．したがって，正確には現在のワーキング・グループの活動に入れるべきではありませんが，興味深い仕様なのであえて取り上げます．

PCI Expressそのものは，デスクトップ・パソコンを念頭に置いた仕様になっています．そのため，モバイル機器向けにExpressカードに関する仕様があるように，Expressモジュールはサーバ向けに策定されたコンパニオン・スペックなのです．

Expressモジュールのおもな特徴は，ホットプラグのサポートです．ホットプラグの仕様はパラレルPCIの時代からあります．しかし，既存のスロットでは実際の運用面で使いにくいという声がありました．そこでスロットの形状を変更し，カードをモジュールの中に収めるようにしました（**図6**）．つまり，ホットプラグ対応のハード・ディスク装置のように，筐体のふたを開けることなくそのまま1方向で挿抜できる形状（モジュール）を規定したのです．同じような仕様はInfiniBandにもあり，Expressモジュールはその PCI Express版といえます．

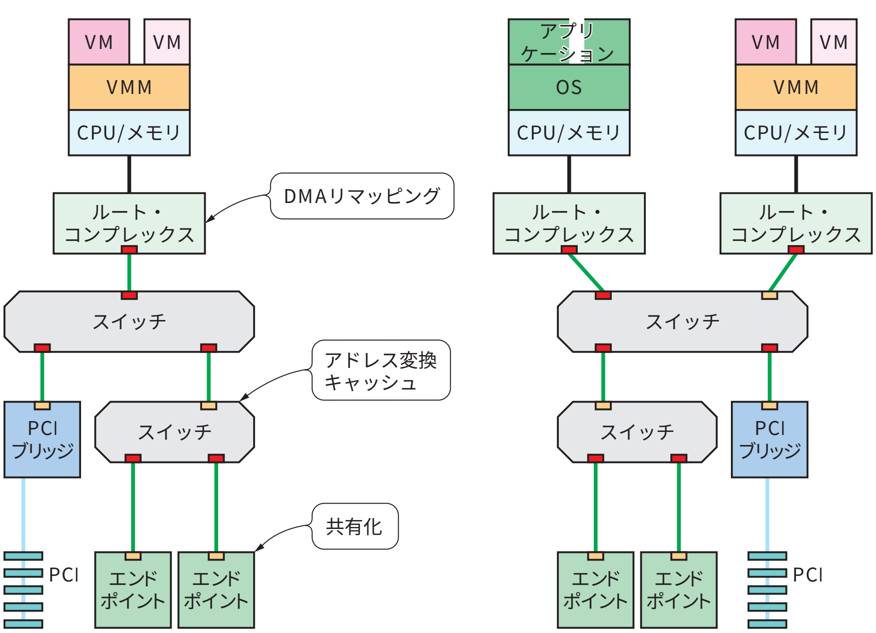
本規格では，機械的な仕様のみではなく，EMI（electromagnetic interference）や熱などについても規定されています．Expressモジュールについてはすでに試作デモンストレーションなどが行われており，市場での立ち上がりが注目されます．

● ケーブル拡張してもUSBとは共存

PCI Expressは，プリント基板上のデータ伝送を前提に作成された規格です．しかし，ケーブルを介した伝送を必要とする市場もあり，現在の仕様ではその要求にこたえることができません．

そのためにケーブル拡張（Cable Extension）規格の作成が始まりました．この拡張仕様は，IEEE 1394やUSBの置き換えをねらっているのではありません．筐体間通信ということばが正しいのかどうか自信がありませんが，例えばCPUとメモリが収められた筐体とI/Oが収められた筐体を接続するといったように，フォーム・ファクタの自由度を高めることを目的にしています（**図7**）．

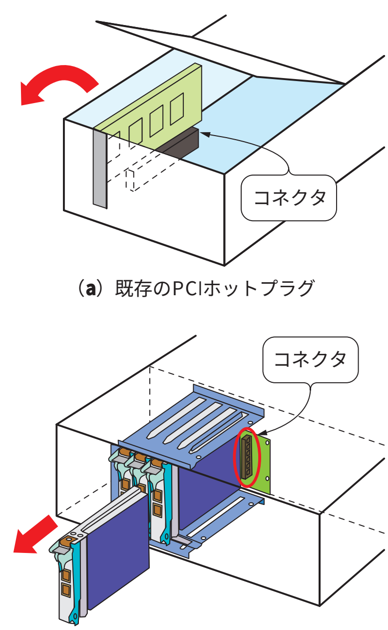
データ転送速度については，現状の2.5Gbpsだけでなく，



（a）シングル・ホスト　（b）マルチホスト

図5　I/O仮想化

I/O仮想化をサポートすることで，DMAリマッピングやアドレス変換，共有化などが追加・拡張される．



（a）既存のPCIホットプラグ

（b）Expressモジュール

図6　Expressモジュール

既存のPCIホットプラグでは，（a）のようにI/Oカードを挿抜するために筐体のふたを開ける必要がある．このままだと，ラック・マウント型サーバの場合，ラックからサーバを抜き出してふたを開ける作業が必要となるが，そのようなことが電源を切らずに行えるのだろうか．この問題をExpressモジュールという拡張仕様によって解決した．

次世代の5.0Gbpsを視野に入れて作業を進めています．気になるケーブル長は，データ転送速度が2.5Gbpsの場合で5～7mを，またコネクタもx1タイプとx4/x8/x16タイプの2種類を検討中です．5.0Gbpsのときのケーブル長がどうなるのか，現在のところ未定です．

なお，今回取り上げたもの以外にも，ワイヤレス機器向けのフォーム・ファクタやトラストなど，数々のコンパニオン・スペックの活動が続けられています．

3 次世代PCI Expressで変わること

PCI-SIGでは，次世代のPCI Express仕様のことを「Gen2（ジェン・ツー）」と表現しています（これに対して，現行のPCI Express仕様はGen1と呼ぶ）．本稿でも，Gen 2と表記することにします．

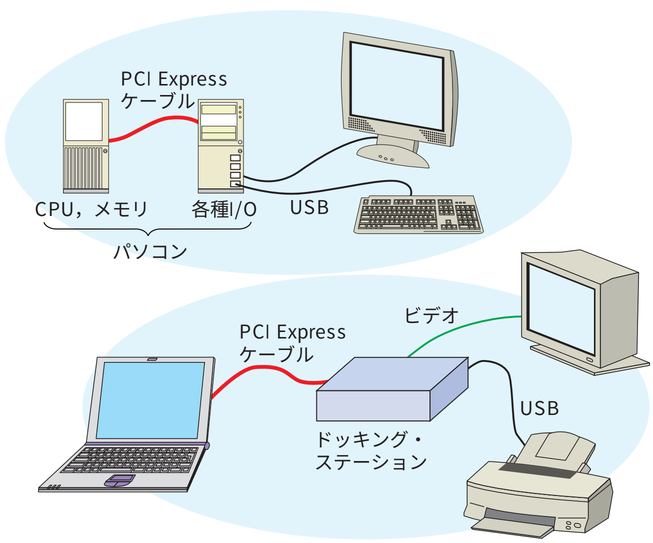
● コストと性能のバランスを考えて転送速度は5Gbpsに

Gen1からGen2へのいちばん大きな変更点は，最大データ転送速度が5.0Gbpsになることです（8b/10b符号化を使用するため，実効値は4.0Gbpsとなる）．

2004年末の時点では，5.0Gbpsにするのか6.25Gbpsにするのかが議論されていました．最終的に5.0Gbpsに決定しました．この理由は，5.0Gbpsに対して6.25Gbpsのタイミング・バジェット（見積もり）やノイズ・マージンが厳しく，コスト見積もりがPCI Expressをターゲットとする市場では受け入れられないだろうと判断したためです．PCI-SIGの中で，現実的なコストと速度をてんびんにかけて投票が行われた結果，5.0Gbpsに決まりました（図8）．

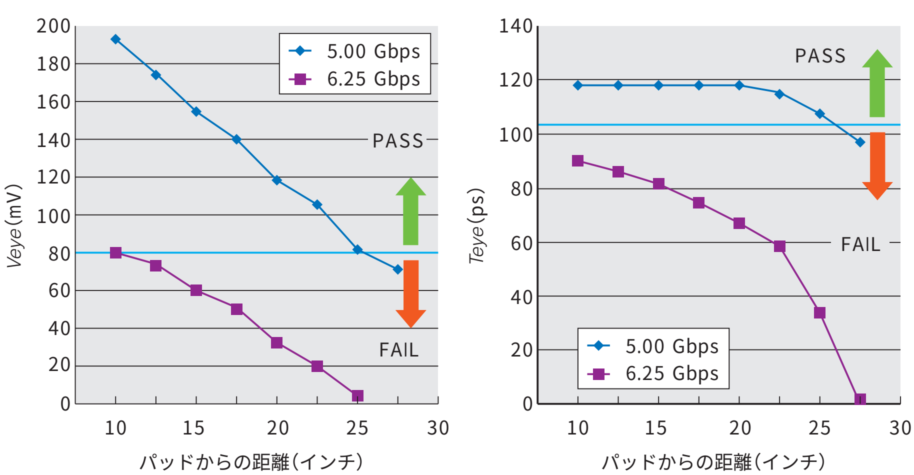
5.0Gbpsは，現行の2.5Gbpsのちょうど2倍できりが良い数字ですが，もともとPCI Expressではレーンを増やすことでバンド幅を広くできるので，Gen1でもx2リンクで5.0 Gbpsを達成できます．こう考えると，一見，Gen2のメリットが少なく思えます．

しかし，ピン当たりの転送速度を上げることは，高速シリアル通信のマイナス面をカバーしてくれます．高速シリアル通信はポイント・ツー・ポイント接続なので，I/Oスロットの数だけ（あるいはI/Oデバイスの数だけ）ポートが必要になります．例えば，四つのスロットを用意するには，四つのPCI Expressポートが必要になるといったぐあいです．Gen2では同じ転送能力でレーン数を半分に減らせるため，パラレル・バスで数多くのスロットやI/Oデバイス



▲図7　ケーブル拡張の意義

内部バスであるPCI Expressをケーブル接続に対応させることで，筐体設計の自由度を高められるようになる．例えば，ノート・パソコンにPCI Expressケーブルを接続して，自由度の高い拡張I/Oモジュールや新しいドッキング・ステーションを設計できる．



（a）V_{eye}（アイ開口の高さ）　（b）T_{eye}（アイ開口の幅）

出典：米国Intel社（IDF Fall 2005）

◀図8
5.0Gbpsと6.25Gbpsのシミュレーション結果

既存のコネクタやプリント基板では，6.25 Gbpsを実現することが不可能であるという結果が得られた．

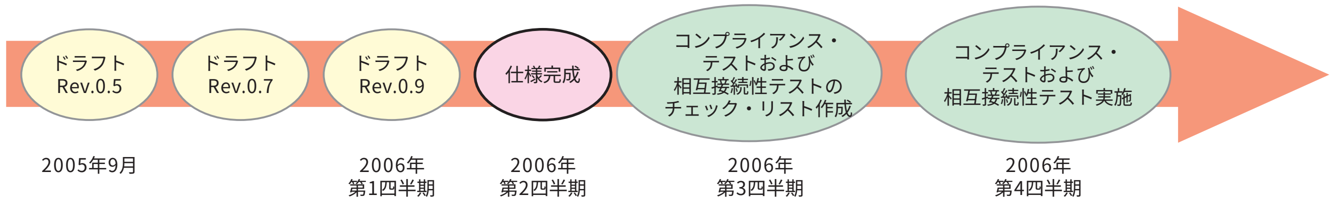


図9　PCI Express Gen2 のスケジュール

仕様については，2006年内の完成を目ざしている．2007年～2008年には，Gen1との互換性を保ちつつ，データ転送速度が5.0GbpsでI/O仮想化や新しいフォーム・ファクタに対応した最終製品が市場に出てくると期待している．

が必要だったサーバなどでは，I/Oデバイスの数を減らすことなくPCI Expressへ移行することが容易となります．

2005年9月に，“ PCI Express Base Specification 2.0 draft 0.5 ”がリリースされ，現在レビュー中です．発表前の内容にアクセスできるのはSIGのメンバの特権なので，本稿(同年10月に執筆)では発表された内容以外のことを詳しく書くことは控えます．おそらく，2006年のPCI-SIGのイベントはGen2がメインになり，仕様も順次公開されていくものと思います．PCI Express Base Specification 2.0については，2006年内の完成を目ざしています．製品の登場は2007～2008年になると予想しています(**図9**)．

● もっと先の話――周波数はどこまで上げられるのか？

高速化の限界はどこにあるのでしょうか？

過去を振り返ると，50MHz動作のバスを見たとき，「たいへんなコトになった」と思ったものでしたが，現在のGHz動作のバスがパソコンであたりまえに採用されている状況を見ると，あのときの不安は何だったのだろうかと思います．

配線だけで動作した時代は終わりました．シミュレーションを利用してインピーダンス制御やクロストーク/SSO(同時スイッチング出力)ノイズなどを克服してきた現在，次の課題は損失(ロス)やISI(シンボル間干渉)，表皮効果だと思います．とくに，抵抗損や誘電損という壁が顕在化します．今まで，損失は無視できるほど小さなモノでしたが，今後はこの小さな障害を克服しなければ周波数を上げることができません．FR-4基板の限界がささやかれると同時に，低誘電率(low-*k*)基板の価格が低下したり，入手性が向上し始めたりしているようです．一方で，低損失部材やインターナル・ビア(埋め込みビア)などは，コスト面などに課題が残っているという印象を受けます．また，半導体については，パッケージの改良やプリ・エンファシス，イコライザといった技術が注目されています．

米国Rambus社は，2005年7月7日～8日に開催された「ラムバス デベロッパ フォーラム JAPAN 2005」の中で，2015年には同社の高速メモリ・インターフェース技術が約32GHzに対応するというトレンドを示しました．この話を聞いたときには腰が抜けそうになりましたが，楽観的な筆者は10GHzあたりまでなら苦労を重ねながらもなんとか到達できるのではないかと思っています．しかし，その前にパラレルへの回帰という現象があるかもしれません．

将来のことはわかりませんが，今後もさらなる技術向上が期待できるので，引き続き広帯域を追及し，周波数の向上が進んでいくと筆者は考えています．50MHzで悩んでいたころと同じように，今後も現実的なコストと入手性が普及の決め手になるのではないでしょうか．

参考・引用*文献

(1) * PCI-SIG； PCI Express Base Specification Revision 1.1, March 28，2005.
(2) * PCI-SIG；PCI Express Card Electromechanical Specification Revision 1.1，March 28，2005.
(3) 中村正澄；PCI Expressデザイン・ガイド，Design Wave Magazine，2003年1月号，pp.118-125.
(4) 畑山 仁；続・コンプライアンス・テストを見据えたPCI Express測定ノウハウ，Design Wave Magazine，2005年10月号，pp.117-123.

なかむら・まさずみ
インテル(株) 技術本部 アプリケーション・スペシャリスト